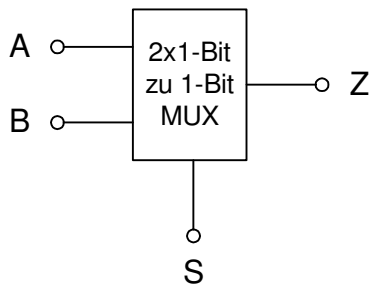


## 4. Multiplexer-, Demultiplexer-, Adressdekodierschaltungen

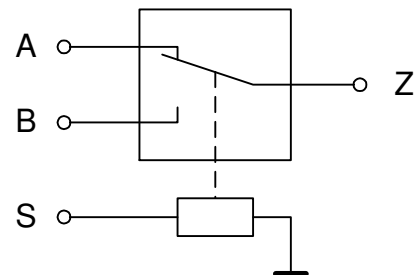
### 4.1 Multiplexer

#### 4.1.1 2 x 1-Bit-zu-1-Bit-Multiplexer

Schaltzeichen:



Mögliche Realisierung mit Relais:



Funktionstabelle:

S	Z
0	A
1	B

Wahrheitstabelle:


Funktionsgleichung:

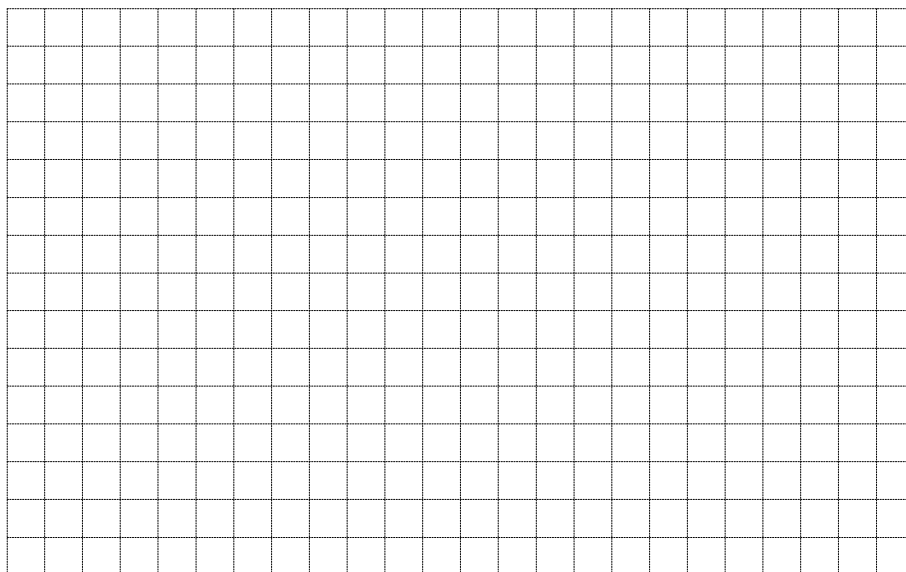
---

**KV-Diagramm:**

$\bar{Z}$	$A$	$\bar{A}$	
$B$			
$\bar{B}$			
	$\bar{S}$	$S$	$\bar{S}$

**vereinfachte Funktionsgleichung:**

**Schaltung:**



### 4.1.2 4-Bit-zu-1-Bit-Multiplexer

siehe Buch "Digitaltechnik" Kapitel 11.1.1 ab S. 367

#### **Aufgabe 1:**

- Weshalb handelt es sich bei der gezeigten Tabelle nicht wirklich um eine Wahrheitstabelle?
- Wie könnte man die Tabelle statt dessen bezeichnen?

### 4.1.3 2 x 4-Bit-zu-4-Bit-Multiplexer

siehe Buch Kapitel 11.1.2 ab S. 368

#### **Aufgabe 2:**

Skizziere die Schaltung eines 4 x 4-Bit-zu-4-Bit-Multiplexers mit Hilfe von logischen Grundverknüpfungen.

## 4.2 Demultiplexer

siehe Buch Kapitel 11.1.5 S. 370 & 373

#### **Aufgabe 3:**

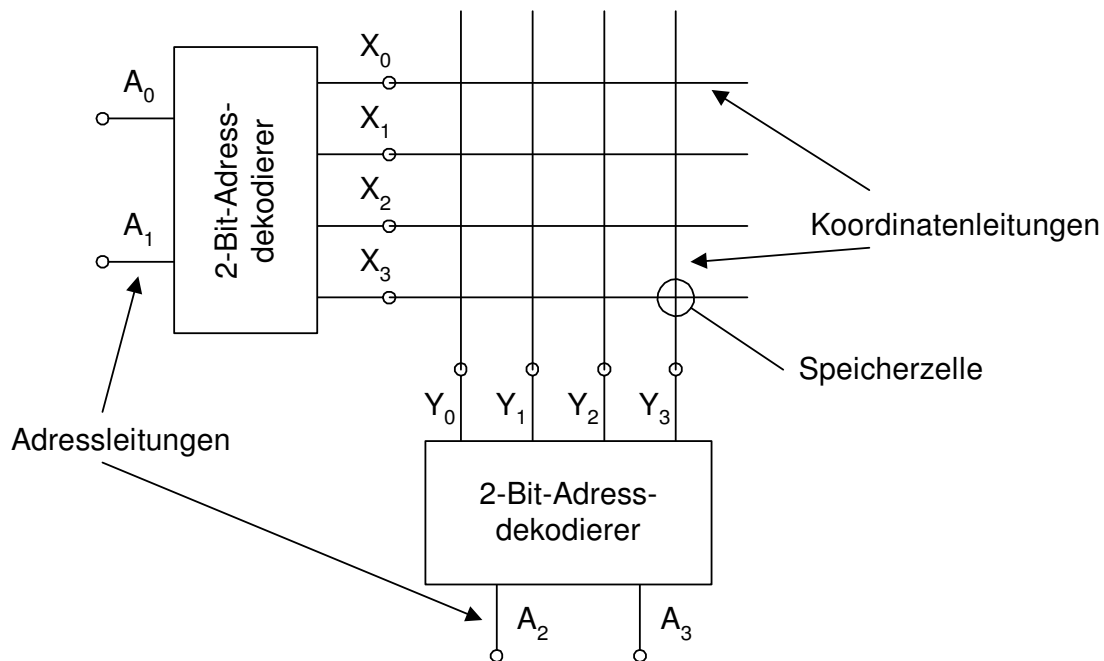
Skizziere die Schaltung eines 2-Bit-zu-4 x 2-Bit-Demultiplexers.

### 4.3 Adressdekodierer

Der Speicherbaustein eines Computers besteht aus vielen einzelnen Speicherzellen. Zur Organisation des Speichers wird jeder Speicherzelle eine binär kodierte Adresse zugewiesen. Mit 8 Bit kann man so z.B.  $2^8=256$  Speicherzellen "adressieren".

Der Speicherbaustein muss nun bei Lese- oder Schreibvorgängen die der Adresse entsprechenden Speicherzelle auswählen. Dazu benutzt man sogenannte Speichermatrizen. Eine Speicherzelle ist nur dann ausgewählt, wenn beide Koordinatenleitungen auf 1 liegen.

**Beispiel:** Gegeben sei folgende 4 x 4 - Speichermatrix.



**Aufgabe:** Wieviele X- oder Y-Koordinatenleitungen dürfen gleichzeitig auf logisch 1 liegen?

Mit Hilfe von **Adressdekodierern** werden aus den Speicherzellenadressen die entsprechenden Koordinatenleitungen aktiviert.

Allgemein gilt für Adressdekodierer:

$\text{Anzahl der Ausgänge} = 2^{\text{Anzahl der Eingänge}}$
---

Einen möglichen Aufbau einer RAM-Speicherzelle findest du auf der Seite 397 im Buch. Die Koordinatenleitungen der Speicherzelle sind mit X und Y bezeichnet.  $SL_1$  und  $SL_2$  sind Schreib-/Leseleitungen über die der Speicherinhalt eingegeben oder ausgelesen wird.

#### **4.3.1 2-Bit-Adressdekodierer**

siehe Buch Kapitel 11.2.1 S. 373

#### **4.3.2 4-Bit-Adressdekodierer**

siehe Buch Kapitel 11.2.2 S. 374