

Versuch 2: JK-Flipflop

Versuchsziel:

Das taktflankengesteuerte JK-Flipflop 7476 mit taktunabhängigem Setz- und Rücksetzeingang soll in Betrieb genommen werden und die unterschiedlichen Funktionalitäten sollen überprüft werden.

Versuchsvorbereitung:

1. Analysiere die Funktionstabelle in dem beiliegenden Datenblatt. Sowohl über den S- und R-Eingang als auch über den J- und K-Eingang des Flipflops kann der Q-Ausgang gesetzt respektive zurückgesetzt werden. Worin besteht aber der Unterschied?
2. Welchen logischen Zustand müssen S und R haben damit sich das IC wie ein normales JK-Flipflop verhält?

Versuchsdurchführung:

Baue das JK-Flipflop 7476 auf dem Digilab auf.

Verbinde den S, J, K und R-Eingang jeweils mit einem Schalter. Der Clock-Eingang soll mit einem Taster verbunden werden.

1. Beobachte das taktflankengesteuerte Verhalten des JK-Flipflops. Welche Flanke steuert dieses Flipflop?
2. Beobachte die taktunabhängige Setz- und Rücksetzfunktion des Flipflops.
3. Beschalte das Flipflop so, dass es als T-Flipflop funktioniert.
4. Beschalte das Flipflop so, dass es als taktflankengesteuertes D-Flipflop funktioniert.